

⑪ 公開特許公報 (A)

昭63-142663

⑤Int.Cl.
H 01 L 25/08
27/00識別記号
301庁内整理番号
B-7638-5F
B-8122-5F

⑪公開 昭和63年(1988)6月15日

審査請求 未請求 発明の数 2 (全5頁)

⑫発明の名称 半導体装置とその製造方法

⑬特願 昭61-289470

⑭出願 昭61(1986)12月4日

⑮発明者 願明照 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑯発明者 貢井孝 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑰出願人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑱代理人 弁理士青山藻 外2名

明細書

1. 発明の名称

半導体装置とその製造方法

2. 特許請求の範囲

(1) 複数の半導体回路基板を、互の電極を接続するようにして積層してなる半導体装置において、

互に積層する半導体回路基板の間に、絶縁機能と表面保護機能とを有する接着層を設けたことを特徴とする半導体装置。

(2) 表面に電極および上記電極に連なる配線を有する半導体回路基板に、上記電極に連なる垂直配線を形成し、

次いで、上記半導体回路基板の表面に絶縁機能と表面保護機能とを有する接着剤をコーティングして接着層を形成し、

次いで、上記接着層を上記垂直配線の端面が露出するまでエッチングし、

次いで、上記接着層がコーティングされ、垂直配線の端面が露出している半導体回路基板に、その半導体回路基板と同じ構成を有する今一つの半

導体回路基板、または、表面に電極および上記電極に連なる配線を有する半導体回路基板を、垂直配線の端面同士あるいは垂直配線の端面と電極とを対向させて熱圧着することにより、両方の半導体回路基板を接合して電気的に接続することを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、複数枚の半導体回路基板を積層してなる半導体装置およびその製造方法に関する。

<従来の技術>

近年、半導体回路の1チップ当りの集成度は、微細加工技術と設計技術の進歩に伴って急速に向上した。そして、半導体回路の設計基準寸法を変えることなくさらに高集成化、高性能化を図るべく、いわゆる3次元半導体回路が出現した。この3次元半導体回路には、第7図に示す单一の半導体回路基板21上へ気相成長法等によって絶縁層27と半導体層28を交互に繰り返し形成してなるモノリシックタイプと、第8図に示す複数枚の

2次元半導体回路チップ30,30,...をフリップチップボンディング法等によって接続用電極29,29,...を介して厚さ方向に接合して、電気的に接続してなるハイブリッドタイプがある。そして、第8図のハイブリッドタイプ半導体回路は第7図のモノリシックタイプ半導体回路に比べて製造技術上の問題や未解決の課題が少ないため、実用化の可能性がより高いが、接続用電極29,29,...が互いに絶縁されていないため、その相互間のピッチを200μm程度以下にすることはできず、電子レベルの高密度な電極接続が難しいという問題があった。

そこで、この問題を解決するために、最近、第9図～第14図に示すようなハイブリッドタイプ3次元半導体回路の製造方法が提案されるに至った。即ち、この製造方法は、次のような手順で行なわれる。

(a) 第9図に示すような半導体回路基板21の上面に接続用の電極22,22,...を形成し、第10図に示すように上記電極を覆うように上記半

の上面全体に一旦保護膜25を形成し、その後電極22に垂直配線23を接続し、上記保護膜25と垂直配線23とを絶縁性樹脂接着剤24でコーティングするようにしているため、その製造工程が複雑であり、歩留りの低下により製造コストの上昇をもたらすという問題がある。

そこで、この発明の目的は、構成部品点数が少なく低コストの半導体装置を提供することにある。

また、この発明の目的は、製造工程が簡素化されて歩留りが良く、製造コストの低い半導体装置の製造方法を提供することにある。

〈問題点を解決するための手段〉

上記目的を達成するため、この発明の半導体装置は、複数の半導体回路基板を、互の電極を接続するようにして積層してなる半導体装置において、互に積層する半導体回路基板の間に、絶縁機能と表面保護機能とを有する接着層を設けたことを特徴としている。

また、この発明の半導体装置の製造方法は、表面に電極および上記電極に連なる配線を有する半

導体回路基板21の上面全体にSiO₂,SiN等からなる保護膜25を形成する。

(b) 上記保護膜25に各電極22に連する穴を穿ち、第11図に示すようにこの穴に垂直配線23を挿入して、上記電極22と接続する。

(c) 第12図に示すように上記保護膜25と垂直配線23とを絶縁性樹脂接着剤24でコーティングする。

(d) 第13図に示すように絶縁性樹脂接着剤24をエッチングして垂直配線23の上端面を露出させる。

(e) 上記(a)～(d)の手順で形成した2枚の半導体回路基板26,26'を、第14図に示すように夫々の垂直配線23,23'が対向するように配置して絶縁性樹脂接着剤24,24'を互いに当接させた後、両者を熱圧着して接合し、電気的に接続する。

〈発明が解決しようとする問題点〉

ところが、上記従来のハイブリッドタイプ3次元半導体回路の製造方法は、半導体回路基板21

導体回路基板に、上記電極に連なる垂直配線を形成し、次いで、上記半導体回路基板の表面に絶縁機能と表面保護機能とを有する接着剤をコーティングして接着層を形成し、次いで、上記接着層を上記垂直配線の端面が露出するまでエッチングし、次いで、上記接着層がコーティングされ、垂直配線の端面が露出している半導体回路基板に、その半導体回路基板と同じ構成を有する今一つの半導体回路基板、または、表面に電極および上記電極に連なる配線を有する半導体回路基板を、垂直配線の端面同士あるいは垂直配線の端面と電極とを対向させて熱圧着することにより、両方の半導体回路基板を接合して電気的に接続することを特徴としている。

〈実施例〉

以下、この発明を図示の実施例により詳細に説明する。

第1図は半導体回路基板の断面図を示し、1は図示しない機能素子を内蔵する半導体回路基板、2は上記半導体回路基板1の上面に所定の間隔を

おいて形成したA1等からなる接続用の電極である。上記電極2を有する半導体回路基板1を、第2図～第5図に示すような手順によって、ハイブリッドタイプ三次元半導体回路に形成する。

(A) 第1図に示すような表面にA2等からなる電極2を有する半導体回路基板1の上記電極2に、第2図に示すように外部に突出させてTi-Au等の垂直配線3を形成する。

(B) 第3図に示すように、上記電極2と垂直配線3とを覆うように上記半導体回路基板1の表面全体を、表面保護機能と絶縁機能とを有する熱可塑性のポリイミド系などの樹脂接着剤でコーティングして接着層4を形成する。

(C) 第4図に示すように、上記半導体回路基板1の表面にコーティングされた接着層4の表面に、上記垂直配線3の端面が露出するまでエッチングを行う。

(D) 上記(A)～(C)の手順で形成した半導体回路基板1の表面に接着層4がコーティングされ、垂直配線3の端面が露出した2枚の半導体回路6、

を囲うことができ、歩留り向上に伴って製造コストを低下させることができる。

〈発明の効果〉

以上より明らかなように、この発明によれば、互に電極を接続するようにして積層する半導体回路基板の間に、絶縁機能と表面保護機能とを有する接着層を設けたので、構成部品点数を減少することができ、低コストの半導体装置が得られる。

また、この発明の製造方法によれば、垂直配線を設けた電極を有する半導体回路基板の表面に、絶縁機能と表面保護機能とを有する接着剤をコーティングし、さらに、その表面を上記垂直配線の端面が露出するまでエッチングした半導体回路基板を形成し、この半導体回路基板と同じ構成の今一つの半導体回路基板、または、表面に電極を有する半導体回路基板とを、垂直配線の端面同士あるいは垂直配線の端面と電極とを対向させて熱圧着して電気的な接続を得ているので、保護膜形成工程を廃止して製造工程を簡素化することができ、したがって、歩留りを向上でき、製造コストを低

6'を、第5図に示すように上記垂直配線3,3'の端面同士を対向させて配置し、その後熱圧着によって両方の半導体回路6,6'を接合して電気的接続を得る。

第6図は上記実施例とは異なる実施例によって製造されたハイブリッドタイプ3次元半導体の断面図であり、この3次元半導体は次のような手順によって製造される。上記実施例における手順(A)～(C)の手順で形成した半導体回路基板1の表面に接着層4がコーティングされ、垂直配線3の端面が露出した1枚の半導体回路6に、半導体回路基板1'の表面に電極2'および上記電極2'に連なる図示しない配線を有する半導体回路6'を、上記半導体回路6の垂直配線3の端面と半導体回路6'の電極2'を対向させて配置した後に、熱圧着によって両方の半導体回路6,6'を接合して電気的接続を得る。

したがって、上記実施例はいずれも絶縁機能と表面保護機能とを有する接着剤を用いることによって、保護膜形成工程を廃止して製造工程の簡素化

下させることができる。

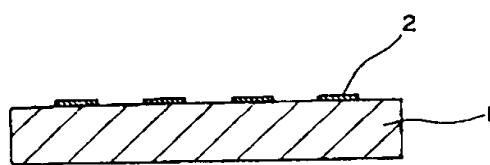
4. 図面の簡単な説明

第1,2,3,4,5図は本発明の半導体装置の製造方法の一実施例を示す断面図、第6図は本発明の他の実施例を示す断面図、第7図はモノリシックタイプの半導体回路の斜視要部断面図、第8図はハイブリッドタイプの半導体回路の斜視図、第9,10,11,12,13,14図は従来のハイブリッドタイプ半導体回路の製造方法を示す断面図である。

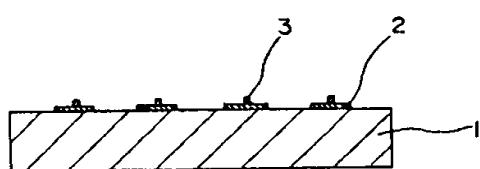
1,1',1",21…半導体回路基板、
2,2',2",22…電極、
3,3',23…垂直配線、
4,4',24…樹脂接着剤、25…保護膜。

特許出願人 シャープ株式会社
代理人 井理士 青山 茂 外2名

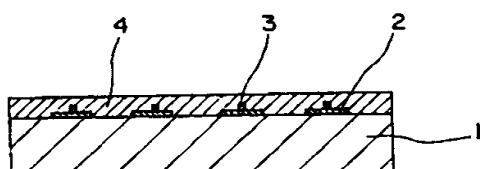
第1図



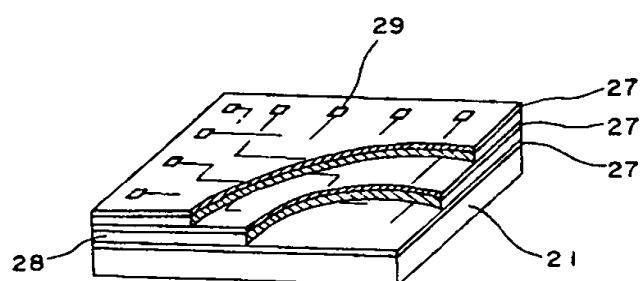
第2図



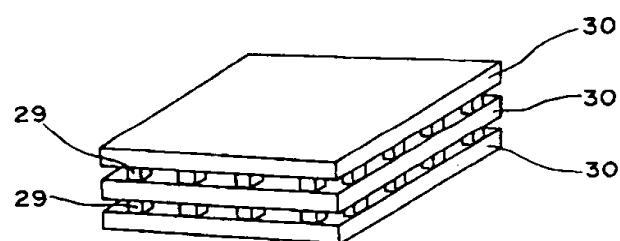
第3図



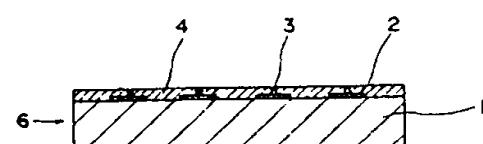
第7図



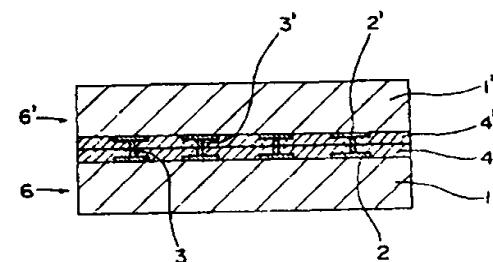
第8図



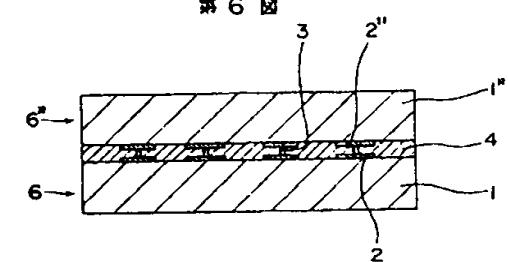
第4図



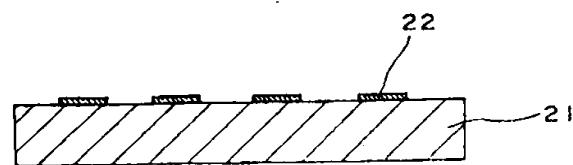
第5図



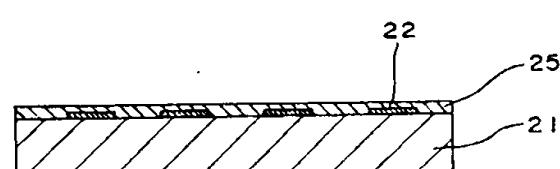
第6図



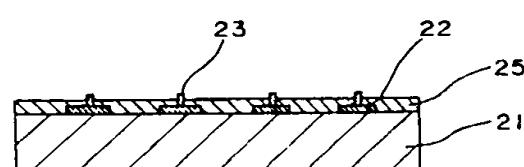
第9図



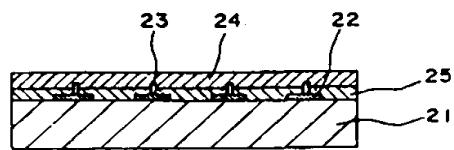
第10図



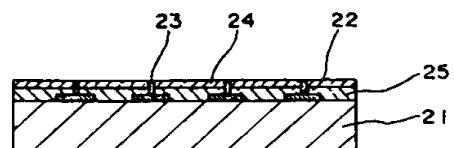
第11図



第12図



第13図



第14図

